

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-293256

(43)Date of publication of application : 20.10.2000

(51)Int.Cl.

G06F 1/04
G06F 1/20

(21)Application number : 11-096075

(71)Applicant : CANON INC

(22)Date of filing : 02.04.1999

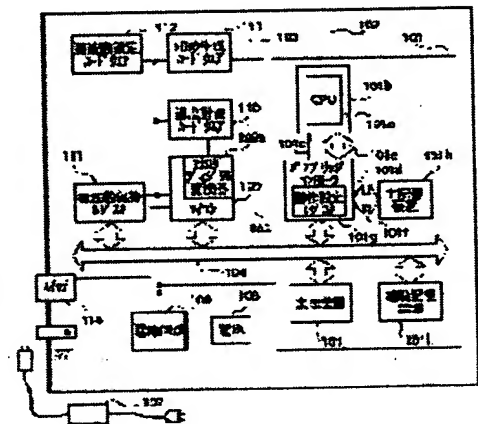
(72)Inventor : TAKEMURA HIDEKI

(54) INFORMATION PROCESSOR, INFORMATION PROCESSING SYSTEM, TEMPERATURE RISE SUPPRESSING METHOD FOR INFORMATION PROCESSOR AND STORAGE MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an information processor where the operation condition of an appropriate heat regulation operation is decided and temperature rise is suppressed regardless of the inner operation clock frequency of CPU installed on the information processor.

SOLUTION: In an information processor 100 where CPU 101a processing information is installed so that it can be attached to detached from the processor 100, the inner clock frequency of the CPU 101a is set and the operation condition of a temperature rise suppression operation executed in a temperature rise suppression means is decided in accordance with the inner clock frequency of CPU 101, which is set. The temperature rise suppression means is executed when the temperature in the processor, which is measured by a temperature measuring means 110, is larger than a reference temperature.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2000-293256

(P 2000-293256A)

(43) 公開日 平成12年10月20日 (2000. 10. 20)

(51) Int. Cl. ⁷	識別記号	F I	テームコード (参考)
G 0 6 F	1/04	G 0 6 F	1/04 3 0 1 B 5B079
	1/20		1/00 3 6 0 D

審査請求 未請求 請求項の数 6 2 O L

(全 1 6 頁)

(21) 出願番号 特願平11-96075

(22) 出願日 平成11年4月2日 (1999. 4. 2)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 竹村 秀城

東京都大田区下丸子3丁目30番2号 キヤノ

ン株式会社内

(74) 代理人 100081880

弁理士 渡部 敏彦

F ターム (参考) 5B079 AA07 BA01 BA11 BA15 BB01

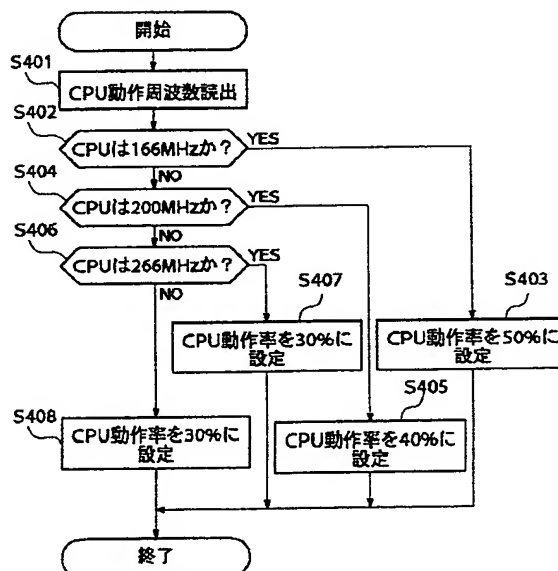
BB10 BC10

(54) 【発明の名称】 情報処理装置、情報処理システム、情報処理装置の昇温抑制方法、及び記憶媒体

(57) 【要約】

【課題】 情報処理装置に装着されるCPUの内部動作クロック周波数によらず、適切なヒートレギュレーション動作の動作条件を決定して昇温の抑制を行うことができる情報処理装置を提供する。

【解決手段】 情報を処理するCPU101aが着脱可能に装着された情報処理装置100において、CPU101aの内部クロック周波数を設定し、この設定されたCPU101aの内部クロック周波数に応じて、昇温抑制手段で実行される昇温抑制動作の動作条件を決定する。前記昇温抑制手段の実行は、温度計測手段110により計測された装置内部の温度が基準温度よりも大きい場合に行う。



【特許請求の範囲】

【請求項 1】 情報を処理する CPU が着脱可能に装着された情報処理装置であって、

前記 CPU の内部クロック周波数を設定するクロック周波数設定手段と、

装置の昇温を抑制する昇温抑制手段と、

前記昇温抑制手段を実行するか否かを判断する判断手段と、

前記クロック周波数設定手段で設定された前記 CPU の内部クロック周波数に応じて、前記昇温抑制手段で実行される昇温抑制動作の動作条件を決定する決定手段とを備えたことを特徴とする情報処理装置。

【請求項 2】 前記決定手段により決定された昇温抑制動作条件を設定するための条件設定手段を設け、前記昇温抑制手段は、前記条件設定手段の設定内容に応じて昇温抑制動作を実行することを特徴とする請求項 1 記載の情報処理装置。

【請求項 3】 前記 CPU は、該 CPU の内部クロックを停止するためのクロック停止入力端子を有することを特徴とする請求項 1 または請求項 2 記載の情報処理装置。

【請求項 4】 前記 CPU のクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記 CPU の内部動作を停止する CPU 動作停止手段を備えたことを特徴とする請求項 3 記載の情報処理装置。

【請求項 5】 前記 CPU 動作停止手段により、第 1 の期間に亘って前記 CPU の内部動作を停止させた後、第 2 の期間に亘って前記 CPU を動作させることを、前記第 1 の期間と前記第 2 の期間を合算した第 3 の期間ごとに繰り返す周期的 CPU 動作停止手段を備えたことを特徴とする請求項 4 記載の情報処理装置。

【請求項 6】 前記昇温抑制手段は、前記周期的 CPU 動作停止手段により前記第 3 の期間ごとに前記第 1 の期間に亘って前記 CPU の内部動作を停止させることを繰り返すことを特徴とする請求項 5 記載の情報処理装置。

【請求項 7】 前記決定手段は、前記クロック周波数設定手段により設定された前記 CPU の内部クロック周波数に応じて、前記第 1 の期間および前記第 2 の期間を決定することを特徴とする請求項 5 または請求項 6 記載の情報処理装置。

【請求項 8】 前記条件設定手段は、前記決定手段により決定された前記第 1 の期間と前記第 2 の期間を設定することを特徴とする請求項 7 記載の情報処理装置。

【請求項 9】 装置内部の温度を計測する温度計測手段を備えたことを特徴とする請求項 1 記載の情報処理装置。

【請求項 10】 前記温度計測手段は、前記 CPU の内部温度、前記 CPU の表面温度、前記 CPU が装着されているプリント回路板の温度、または前記 CPU 近傍の雰囲気温度を計測することを特徴とする請求項 9 記載の

情報処理装置。

【請求項 11】 基準温度の値を記憶する記憶手段を備えたことを特徴とする請求項 1 記載の情報処理装置。

【請求項 12】 前記判断手段は、前記温度計測手段により計測された装置内部の温度が前記記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制手段を実行すると判断することを特徴とする請求項 11 記載の情報処理装置。

【請求項 13】 前記決定手段は、前記クロック周波数設定手段により設定された前記 CPU の内部クロック周波数に応じて、前記基準温度を決定することを特徴とする請求項 12 記載の情報処理装置。

【請求項 14】 前記条件設定手段は、前記決定手段により決定される基準温度を前記記憶手段に記憶させることを特徴とする請求項 13 記載の情報処理装置。

【請求項 15】 情報を処理する CPU を実装したプリント回路板が着脱可能に装着された情報処理装置であって、

前記プリント回路板に実装された前記 CPU の内部クロック周波数を設定するクロック周波数設定手段と、装置の昇温を抑制する昇温抑制手段と、前記昇温抑制手段を実行するか否かを判断する判断手段と、

前記クロック周波数設定手段で設定された前記 CPU の内部クロック周波数に応じて、前記昇温抑制手段で実行される昇温抑制動作の動作条件を決定する決定手段とを備えたことを特徴とする情報処理装置。

【請求項 16】 前記決定手段により決定された昇温抑制動作条件を設定するための条件設定手段を設け、前記昇温抑制手段は、前記条件設定手段の設定内容に応じて昇温抑制動作を実行することを特徴とする請求項 15 記載の情報処理装置。

【請求項 17】 前記 CPU は、該 CPU の内部クロックを停止するためのクロック停止入力端子を有することを特徴とする請求項 15 または請求項 16 記載の情報処理装置。

【請求項 18】 前記 CPU のクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記 CPU の内部動作を停止する CPU 動作停止手段を備えたことを特徴とする請求項 17 記載の情報処理装置。

【請求項 19】 前記 CPU 動作停止手段により、第 1 の期間に亘って前記 CPU の内部動作を停止させた後、第 2 の期間に亘って前記 CPU を動作させることを、前記第 1 の期間と前記第 2 の期間を合算した第 3 の期間ごとに繰り返す周期的 CPU 動作停止手段を備えたことを特徴とする請求項 18 記載の情報処理装置。

【請求項 20】 前記昇温抑制手段は、前記周期的 CPU 動作停止手段により前記第 3 の期間ごとに前記第 1 の期間に亘って前記 CPU の内部動作を停止させることを繰り返すことを特徴とする請求項 19 記載の情報処理装

置。

【請求項 2 1】 前記決定手段は、前記クロック周波数設定手段により設定された前記 CPU の内部クロック周波数に応じて、前記第 1 の期間および前記第 2 の期間を決定することを特徴とする請求項 1 9 または請求項 2 0 記載の情報処理装置。

【請求項 2 2】 前記条件設定手段は、前記決定手段により決定された前記第 1 の期間と前記第 2 の期間を設定することを特徴とする請求項 2 1 記載の情報処理装置。

【請求項 2 3】 装置内部の温度を計測する温度計測手段を備えたことを特徴とする請求項 1 5 記載の情報処理装置。

【請求項 2 4】 前記温度計測手段は、前記 CPU の内部温度、前記 CPU の表面温度、前記 CPU を実装した前記プリント回路板の温度、または前記 CPU 近傍の雰囲気温度を計測することを特徴とする請求項 2 3 記載の情報処理装置。

【請求項 2 5】 基準温度の値を記憶する記憶手段を備えたことを特徴とする請求項 1 5 記載の情報処理装置。

【請求項 2 6】 前記判断手段は、前記温度計測手段により計測された装置内部の温度が前記記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制手段を実行すると判断することを特徴とする請求項 2 5 記載の情報処理装置。

【請求項 2 7】 前記決定手段は、前記クロック周波数設定手段により設定された前記 CPU の内部クロック周波数に応じて、前記基準温度を決定することを特徴とする請求項 2 6 記載の情報処理装置。

【請求項 2 8】 前記条件設定手段は、前記決定手段により決定される基準温度を前記記憶手段に記憶させることを特徴とする請求項 2 7 記載の情報処理装置。

【請求項 2 9】 請求項 1 乃至請求項 1 4 記載の情報処理装置を備えたことを特徴とする情報処理システム。

【請求項 3 0】 請求項 1 5 乃至請求項 2 8 記載の情報処理装置を備えたことを特徴とする情報処理システム。

【請求項 3 1】 情報を処理する CPU が着脱可能に装着された情報処理装置に対し、前記 CPU の内部クロック周波数を設定するクロック周波数設定処理と、装置の昇温を抑制する昇温抑制処理を実行するか否かを判断する判断処理と、前記クロック周波数設定処理で設定された前記 CPU の内部クロック周波数に応じて、前記昇温抑制処理で実行される昇温抑制動作の動作条件を決定する決定処理とを実行することを特徴とする情報処理装置の昇温抑制方法。

【請求項 3 2】 前記決定処理により決定された昇温抑制動作条件を設定するための条件設定処理を行い、前記昇温抑制処理は、前記条件設定処理の設定内容に応じて昇温抑制動作を実行することを特徴とする請求項 3 1 記

載の情報処理装置の昇温抑制方法。

【請求項 3 3】 前記 CPU のクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記 CPU の内部動作を停止する CPU 動作停止手段と、前記 CPU 動作停止手段により、第 1 の期間に亘って前記 CPU の内部動作を停止させた後、第 2 の期間に亘って前記 CPU を動作させることを、前記第 1 の期間と前記第 2 の期間を合算した第 3 の期間ごとに繰り返す周期的 CPU 動作停止手段とを設けておき、

10 前記昇温抑制処理は、前記周期的 CPU 動作停止手段により、前記第 3 の期間ごとに前記第 1 の期間に亘って前記 CPU の内部動作を停止させることを繰り返すことを特徴とする請求項 3 1 または請求項 3 2 記載の情報処理装置の昇温抑制方法。

【請求項 3 4】 前記決定処理は、前記クロック周波数設定処理により設定された前記 CPU の内部クロック周波数に応じて、前記第 1 の期間および前記第 2 の期間を決定することを特徴とする請求項 3 3 記載の情報処理装置の昇温抑制方法。

20 【請求項 3 5】 前記条件設定処理は、前記決定処理により決定された前記第 1 の期間と前記第 2 の期間を設定することを特徴とする請求項 3 4 記載の情報処理装置の昇温抑制方法。

【請求項 3 6】 前記判断処理は、温度計測手段により計測された装置内部の温度が記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制処理を実行すると判断することを特徴とする請求項 3 1 乃至請求項 3 5 記載の情報処理装置の昇温抑制方法。

30 【請求項 3 7】 前記決定処理は、前記クロック周波数設定処理により設定された前記 CPU の内部クロック周波数に応じて、前記基準温度を決定することを特徴とする請求項 3 6 記載の情報処理装置の昇温抑制方法。

【請求項 3 8】 前記条件設定処理は、前記決定処理により決定される基準温度を前記記憶手段に記憶させることを特徴とする請求項 3 7 記載の情報処理装置の昇温抑制方法。

【請求項 3 9】 情報を処理する CPU を実装したプリント回路板が着脱可能に装着された情報処理装置に対し、

40 前記プリント回路板に実装された前記 CPU の内部クロック周波数を設定するクロック周波数設定処理と、装置の昇温を抑制する昇温抑制処理を実行するか否かを判断する判断処理と、

前記クロック周波数設定処理で設定された前記 CPU の内部クロック周波数に応じて、前記昇温抑制処理で実行される昇温抑制動作の動作条件を決定する決定処理とを実行することを特徴とする情報処理装置の昇温抑制方法。

50 【請求項 4 0】 前記決定処理により決定された昇温抑制動作条件を設定するための条件設定処理を行い、前記

昇温抑制処理は、前記条件設定処理の設定内容に応じて昇温抑制動作を実行することを特徴とする請求項 39 記載の情報処理装置の昇温抑制方法。

【請求項 41】 前記 CPU のクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記 CPU の内部動作を停止する CPU 動作停止手段と、前記 CPU 動作停止手段により、第 1 の期間に亘って前記 CPU の内部動作を停止させた後、第 2 の期間に亘って前記 CPU を動作させることを、前記第 1 の期間と前記第 2 の期間を合算した第 3 の期間ごとに繰り返す周期的 CPU 動作停止手段とを設けておき、

前記昇温抑制処理は、前記周期的 CPU 動作停止手段により、前記第 3 の期間ごとに前記第 1 の期間に亘って前記 CPU の内部動作を停止させることを繰り返すことを特徴とする請求項 39 または請求項 40 記載の情報処理装置の昇温抑制方法。

【請求項 42】 前記決定処理は、前記クロック周波数設定処理により設定された前記 CPU の内部クロック周波数に応じて、前記第 1 の期間および前記第 2 の期間を決定することを特徴とする請求項 41 記載の情報処理装置の昇温抑制方法。

【請求項 43】 前記条件設定処理は、前記決定処理により決定された前記第 1 の期間と前記第 2 の期間を設定することを特徴とする請求項 42 記載の情報処理装置の昇温抑制方法。

【請求項 44】 前記判断処理は、温度計測手段により計測された装置内部の温度が記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制処理を実行すると判断することを特徴とする請求項 39 乃至請求項 43 記載の情報処理装置の昇温抑制方法。

【請求項 45】 前記決定処理は、前記クロック周波数設定処理により設定された前記 CPU の内部クロック周波数に応じて、前記基準温度を決定することを特徴とする請求項 44 記載の情報処理装置の昇温抑制方法。

【請求項 46】 前記条件設定処理は、前記決定処理により決定される基準温度を前記記憶手段に記憶させることを特徴とする請求項 45 記載の情報処理装置の昇温抑制方法。

【請求項 47】 情報を処理する CPU が着脱可能に装着された情報処理装置の昇温抑制方法を実行する、コンピュータで読み出し可能なプログラムを格納した記憶媒体であって、

前記情報処理装置の昇温抑制方法は、

前記 CPU の内部クロック周波数を設定するクロック周波数設定ステップと、

装置の昇温を抑制する昇温抑制処理を実行するか否かを判断する判断ステップと、

前記クロック周波数設定ステップで設定された前記 CPU の内部クロック周波数に応じて、前記昇温抑制処理で実行される昇温抑制動作の動作条件を決定する決定ス

ップとを備えたことを特徴とする記憶媒体。

【請求項 48】 前記決定ステップにより決定された昇温抑制動作条件を設定するための条件設定ステップを設け、前記昇温抑制処理は、前記条件設定ステップの設定内容に応じて昇温抑制動作を実行することを特徴とする請求項 47 記載の記憶媒体。

【請求項 49】 前記 CPU のクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記 CPU の内部動作を停止する CPU 動作停止ステップと、前記 CPU 動作停止ステップにより、第 1 の期間に亘って前記 CPU の内部動作を停止させた後、第 2 の期間に亘って前記 CPU を動作させることを、前記第 1 の期間と前記第 2 の期間を合算した第 3 の期間ごとに繰り返す周期的 CPU 動作停止ステップとを設け、

前記昇温抑制処理は、前記周期的 CPU 動作停止ステップにより、前記第 3 の期間ごとに前記第 1 の期間に亘って前記 CPU の内部動作を停止させることを繰り返すことを特徴とする請求項 47 または請求項 48 記載の記憶媒体。

【請求項 50】 前記決定ステップは、前記クロック周波数設定ステップにより設定された前記 CPU の内部クロック周波数に応じて、前記第 1 の期間および前記第 2 の期間を決定することを特徴とする請求項 49 記載の記憶媒体。

【請求項 51】 前記条件設定ステップは、前記決定ステップにより決定された前記第 1 の期間と前記第 2 の期間を設定することを特徴とする請求項 50 記載の記憶媒体。

【請求項 52】 前記判断ステップは、温度計測手段により計測された装置内部の温度が記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制処理を実行すると判断することを特徴とする請求項 47 乃至請求項 51 記載の記憶媒体。

【請求項 53】 前記決定ステップは、前記クロック周波数設定ステップにより設定された前記 CPU の内部クロック周波数に応じて、前記基準温度を決定することを特徴とする請求項 52 記載の記憶媒体。

【請求項 54】 前記条件設定ステップは、前記決定ステップにより決定される基準温度を前記記憶手段に記憶させることを特徴とする請求項 53 記載の記憶媒体。

【請求項 55】 情報を処理する CPU を実装したプリント回路基板が着脱可能に装着された情報処理装置の昇温抑制方法を実行する、コンピュータで読み出し可能なプログラムを格納した記憶媒体であって、

前記プリント回路基板に実装された前記 CPU の内部クロック周波数を設定するクロック周波数設定ステップと、

装置の昇温を抑制する昇温抑制処理を実行するか否かを判断する判断ステップと、

前記クロック周波数設定ステップで設定された前記 CP

Uの内部クロック周波数に応じて、前記昇温抑制処理で実行される昇温抑制動作の動作条件を決定する決定ステップとを備えたことを特徴とする記憶媒体。

【請求項 56】 前記決定ステップにより決定された昇温抑制動作条件を設定するための条件設定ステップを設け、前記昇温抑制処理は、前記条件設定ステップの設定内容に応じて昇温抑制動作を実行することを特徴とする請求項 55 記載の記憶媒体。

【請求項 57】 前記 CPU のクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記 CPU の内部動作を停止する CPU 動作停止ステップと、前記 CPU 動作停止ステップにより、第 1 の期間に亘って前記 CPU の内部動作を停止させた後、第 2 の期間に亘って前記 CPU を動作させることを、前記第 1 の期間と前記第 2 の期間を合算した第 3 の期間ごとに繰り返す周期的 CPU 動作停止ステップとを設け、前記昇温抑制処理は、前記周期的 CPU 動作停止ステップにより、前記第 3 の期間ごとに前記第 1 の期間に亘って前記 CPU の内部動作を停止させることを繰り返すことを特徴とする請求項 55 または請求項 56 記載の記憶媒体。

【請求項 58】 前記決定ステップは、前記クロック周波数設定ステップにより設定された前記 CPU の内部クロック周波数に応じて、前記第 1 の期間および前記第 2 の期間を決定することを特徴とする請求項 57 記載の記憶媒体。

【請求項 59】 前記条件設定ステップは、前記決定ステップにより決定された前記第 1 の期間と前記第 2 の期間を設定することを特徴とする請求項 58 記載の記憶媒体。

【請求項 60】 前記判断ステップは、温度計測手段により計測された装置内部の温度が記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制処理を実行すると判断することを特徴とする請求項 55 乃至請求項 59 記載の記憶媒体。

【請求項 61】 前記決定ステップは、前記クロック周波数設定ステップにより設定された前記 CPU の内部クロック周波数に応じて、前記基準温度を決定することを特徴とする請求項 60 記載の記憶媒体。

【請求項 62】 前記条件設定ステップは、前記決定ステップにより決定される基準温度を前記記憶手段に記憶させることを特徴とする請求項 61 記載の記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、昇温抑制手段を有する情報処理装置、この情報処理装置を有する情報処理システム、前記情報処理装置の昇温抑制方法、及びこの昇温抑制方法を実現するための記憶媒体に関する。

【0002】

【従来の技術】パーソナルコンピュータ等の情報処理装

置では、CPU の高性能化に伴う発熱や、他の電子部品の発熱による情報処理装置の昇温が大きな問題となっている。

【0003】こうした情報処理装置の昇温は、CPU や CPU 以外の電子部品の動作不良、あるいは装置内部のデバイスの動作不良を引き起こす原因となっており、情報処理装置内部の昇温を抑制することが重要になっている。

【0004】このような情報処理装置において、CPU 等の発熱による昇温を抑制する方法としては、(1) CPU としてストップクロック端子を持つ CPU を使用し、周期的に CPU の内部動作を停止させる方法、(2) 情報処理装置にファンを取り付けて空冷する方法、が一般的に知られている。

【0005】従来、これらの昇温抑制方法を行う場合には、情報処理装置内部の温度があらかじめ設定された基準温度を超えると昇温抑制動作を開始し、情報処理装置内部の温度が基準温度以下になると昇温抑制動作を停止するようになっている。また、上述の(1)の周期的に CPU の内部動作を停止させる方法を採用する場合は、あらかじめ設定された周期および時間で CPU の内部動作を停止させていた。

【0006】

【発明が解決しようとする課題】しかしながら、上記従来の情報処理装置における昇温抑制方法では、情報処理装置に装着可能な CPU のうち最も急速に温度が上昇する高速な CPU に適した基準温度を設定するため、温度上昇速度の緩やかな低速の CPU を装着して情報処理装置を用いると、昇温を抑制する必要のない低い計測温度で昇温抑制動作を開始するといった問題点があった。

【0007】そのうち、周期的に CPU の内部動作を停止させる昇温抑制方法では、最も温度上昇の激しい高速な CPU に適した周期および時間で内部動作を停止させるため、低速な CPU を使用した場合では必要以上に内部動作が停止されてしまい、情報処理装置の性能を低下させてしまうといった問題点があった。

【0008】本発明は上記従来の問題点に鑑み、情報処理装置に装着される CPU の内部動作クロック周波数によらず、適切なヒートレギュレーション動作の動作条件を決定して昇温の抑制を行うことができる情報処理装置、この情報処理装置を有する情報処理システム、前記情報処理装置の昇温抑制方法、及びこの昇温抑制方法を実現するための記憶媒体を提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するために、請求項 1 記載の発明に係る情報処理装置では、情報を処理する CPU が着脱可能に装着された情報処理装置であって、前記 CPU の内部クロック周波数を設定するクロック周波数設定手段と、装置の昇温を抑制する昇温抑制手段と、前記昇温抑制手段を実行するかどうかを判断

する判断手段と、前記クロック周波数設定手段で設定された前記CPUの内部クロック周波数に応じて、前記昇温抑制手段で実行される昇温抑制動作の動作条件を決定する決定手段とを備えたことを特徴とする。

【0010】請求項2記載の発明に係る情報処理装置では、請求項1記載の情報処理装置において、前記決定手段により決定された昇温抑制動作条件を設定するための条件設定手段を設け、前記昇温抑制手段は、前記条件設定手段の設定内容に応じて昇温抑制動作を実行することを特徴とする。

【0011】請求項3記載の発明に係る情報処理装置では、請求項1または請求項2記載の情報処理装置において、前記CPUは、該CPUの内部クロックを停止するためのクロック停止入力端子を有することを特徴とする。

【0012】請求項4記載の発明に係る情報処理装置では、請求項3記載の情報処理装置において、前記CPUのクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記CPUの内部動作を停止するCPU動作停止手段を備えたことを特徴とする。

【0013】請求項5記載の発明に係る情報処理装置では、請求項4記載の情報処理装置において、前記CPU動作停止手段により、第1の期間に亘って前記CPUの内部動作を停止させた後、第2の期間に亘って前記CPUを動作させることを、前記第1の期間と前記第2の期間を合算した第3の期間ごとに繰り返す周期的CPU動作停止手段を備えたことを特徴とする。

【0014】請求項6記載の発明に係る情報処理装置では、請求項5記載の情報処理装置において、前記昇温抑制手段は、前記周期的CPU動作停止手段により前記第3の期間ごとに前記第1の期間に亘って前記CPUの内部動作を停止させることを繰り返すことを特徴とする。

【0015】請求項7記載の発明に係る情報処理装置では、請求項5または請求項6記載の情報処理装置において、前記決定手段は、前記クロック周波数設定手段により設定された前記CPUの内部クロック周波数に応じて、前記第1の期間および前記第2の期間を決定することを特徴とする。

【0016】請求項8記載の発明に係る情報処理装置では、請求項7記載の情報処理装置において、前記条件設定手段は、前記決定手段により決定された前記第1の期間と前記第2の期間を設定することを特徴とする。

【0017】請求項9記載の発明に係る情報処理装置では、請求項1記載の情報処理装置において、装置内部の温度を計測する温度計測手段を備えたことを特徴とする。

【0018】請求項10記載の発明に係る情報処理装置では、請求項9記載の情報処理装置において、前記温度計測手段は、前記CPUの内部温度、前記CPUの表面温度、前記CPUが装着されているプリント回路板の温

度、または前記CPU近傍の雰囲気温度を計測することを特徴とする。

【0019】請求項11記載の発明に係る情報処理装置では、請求項1記載の情報処理装置において、基準温度の値を記憶する記憶手段を備えたことを特徴とする。

【0020】請求項12記載の発明に係る情報処理装置では、請求項11記載の情報処理装置において、前記判断手段は、前記温度計測手段により計測された装置内部の温度が前記記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制手段を実行すると判断することを特徴とする。

【0021】請求項13記載の発明に係る情報処理装置では、請求項12記載の情報処理装置において、前記決定手段は、前記クロック周波数設定手段により設定された前記CPUの内部クロック周波数に応じて、前記基準温度を決定することを特徴とする。

【0022】請求項14記載の発明に係る情報処理装置では、請求項13記載の情報処理装置において、前記条件設定手段は、前記決定手段により決定される基準温度を前記記憶手段に記憶させることを特徴とする。

【0023】請求項15記載の発明に係る情報処理装置では、情報を処理するCPUを実装したプリント回路板が着脱可能に装着された情報処理装置であって、前記プリント回路板に実装された前記CPUの内部クロック周波数を設定するクロック周波数設定手段と、装置の昇温を抑制する昇温抑制手段と、前記昇温抑制手段を実行するかどうかを判断する判断手段と、前記クロック周波数設定手段で設定された前記CPUの内部クロック周波数に応じて、前記昇温抑制手段で実行される昇温抑制動作の動作条件を決定する決定手段とを備えたことを特徴とする。

【0024】請求項16記載の発明に係る情報処理装置では、請求項15記載の情報処理装置において、前記決定手段により決定された昇温抑制動作条件を設定するための条件設定手段を設け、前記昇温抑制手段は、前記条件設定手段の設定内容に応じて昇温抑制動作を実行することを特徴とする。

【0025】請求項17記載の発明に係る情報処理装置では、請求項15または請求項16記載の情報処理装置において、前記CPUは、該CPUの内部クロックを停止するためのクロック停止入力端子を有することを特徴とする。

【0026】請求項18記載の発明に係る情報処理装置では、請求項17記載の情報処理装置において、前記CPUのクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記CPUの内部動作を停止するCPU動作停止手段を備えたことを特徴とする。

【0027】請求項19記載の発明に係る情報処理装置では、請求項18記載の情報処理装置において、前記CPU動作停止手段により、第1の期間に亘って前記CP

Uの内部動作を停止させた後、第2の期間に亘って前記CPUを動作させることを、前記第1の期間と前記第2の期間を合算した第3の期間ごとに繰り返す周期的CPU動作停止手段を備えたことを特徴とする。

【0028】請求項20記載の発明に係る情報処理装置では、請求項19記載の情報処理装置において、前記昇温抑制手段は、前記周期的CPU動作停止手段により前記第3の期間ごとに前記第1の期間に亘って前記CPUの内部動作を停止させることを繰り返すことを特徴とする。

【0029】請求項21記載の発明に係る情報処理装置では、請求項19または請求項20記載の情報処理装置において、前記決定手段は、前記クロック周波数設定手段により設定された前記CPUの内部クロック周波数に応じて、前記第1の期間および前記第2の期間を決定することを特徴とする。

【0030】請求項22記載の発明に係る情報処理装置では、請求項21記載の情報処理装置において、前記条件設定手段は、前記決定手段により決定された前記第1の期間と前記第2の期間を設定することを特徴とする。

【0031】請求項23記載の発明に係る情報処理装置では、請求項15記載の情報処理装置において、装置内部の温度を計測する温度計測手段を備えたことを特徴とする。

【0032】請求項24記載の発明に係る情報処理装置では、請求項23記載の情報処理装置において、前記温度計測手段は、前記CPUの内部温度、前記CPUの表面温度、前記CPUを実装した前記プリント回路板の温度、または前記CPU近傍の雰囲気温度を計測することを特徴とする。

【0033】請求項25記載の発明に係る情報処理装置では、請求項15記載の情報処理装置において、基準温度の値を記憶する記憶手段を備えたことを特徴とする。

【0034】請求項26記載の発明に係る情報処理装置では、請求項25記載の情報処理装置において、前記判断手段は、前記温度計測手段により計測された装置内部の温度が前記記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制手段を実行すると判断することを特徴とする。

【0035】請求項27記載の発明に係る情報処理装置では、請求項26記載の情報処理装置において、前記決定手段は、前記クロック周波数設定手段により設定された前記CPUの内部クロック周波数に応じて、前記基準温度を決定することを特徴とする。

【0036】請求項28記載の発明に係る情報処理装置では、請求項27記載の情報処理装置において、前記条件設定手段は、前記決定手段により決定される基準温度を前記記憶手段に記憶させることを特徴とする。

【0037】請求項29記載の発明に係る情報処理システムでは、請求項1乃至請求項14記載の情報処理装置

を備えたことを特徴とする。

【0038】請求項30記載の発明に係る情報処理システムでは、請求項15乃至請求項28記載の情報処理装置を備えたことを特徴とする。

【0039】請求項31記載の発明に係る情報処理装置の昇温抑制方法では、情報を処理するCPUが着脱可能に装着された情報処理装置に対し、前記CPUの内部クロック周波数を設定するクロック周波数設定処理と、装置の昇温を抑制する昇温抑制処理を実行するか否かを判断する判断処理と、前記クロック周波数設定処理で設定された前記CPUの内部クロック周波数に応じて、前記昇温抑制処理で実行される昇温抑制動作の動作条件を決定する決定処理とを実行することを特徴とする。

【0040】請求項32記載の発明に係る情報処理装置の昇温抑制方法では、請求項31記載の情報処理装置の昇温抑制方法において、前記決定処理により決定された昇温抑制動作条件を設定するための条件設定処理を行い、前記昇温抑制処理は、前記条件設定処理の設定内容に応じて昇温抑制動作を実行することを特徴とする。

【0041】請求項33記載の発明に係る情報処理装置の昇温抑制方法では、請求項31または請求項32記載の情報処理装置の昇温抑制方法において、前記CPUのクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記CPUの内部動作を停止するCPU動作停止手段と、前記CPU動作停止手段により、第1の期間に亘って前記CPUの内部動作を停止させた後、第2の期間に亘って前記CPUを動作させることを、前記第1の期間と前記第2の期間を合算した第3の期間ごとに繰り返す周期的CPU動作停止手段とを設けておき、前記昇温抑制処理は、前記周期的CPU動作停止手段により、前記第3の期間ごとに前記第1の期間に亘って前記CPUの内部動作を停止させることを繰り返すことを特徴とする。

【0042】請求項34記載の発明に係る情報処理装置の昇温抑制方法では、請求項33記載の情報処理装置の昇温抑制方法において、前記決定処理は、前記クロック周波数設定処理により設定された前記CPUの内部クロック周波数に応じて、前記第1の期間および前記第2の期間を決定することを特徴とする。

【0043】請求項35記載の発明に係る情報処理装置の昇温抑制方法では、請求項34記載の情報処理装置の昇温抑制方法において、前記条件設定処理は、前記決定処理により決定された前記第1の期間と前記第2の期間を設定することを特徴とする。

【0044】請求項36記載の発明に係る情報処理装置の昇温抑制方法では、請求項31乃至請求項35記載の情報処理装置の昇温抑制方法において、前記判断処理は、温度計測手段により計測された装置内部の温度が記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制処理を実行すると判断することを特徴とする。

【0045】請求項37記載の発明に係る情報処理装置の昇温抑制方法では、請求項36記載の情報処理装置の昇温抑制方法において、前記決定処理は、前記クロック周波数設定処理により設定された前記CPUの内部クロック周波数に応じて、前記基準温度を決定することを特徴とする。

【0046】請求項38記載の発明に係る情報処理装置の昇温抑制方法では、請求項37記載の情報処理装置の昇温抑制方法において、前記条件設定処理は、前記決定処理により決定される基準温度を前記記憶手段に記憶させることを特徴とする。

【0047】請求項39記載の発明に係る情報処理装置の昇温抑制方法では、情報を処理するCPUを実装したプリント回路板が着脱可能に装着された情報処理装置に対し、前記プリント回路板に実装された前記CPUの内部クロック周波数を設定するクロック周波数設定処理と、装置の昇温を抑制する昇温抑制処理を実行するか否かを判断する判断処理と、前記クロック周波数設定処理で設定された前記CPUの内部クロック周波数に応じて、前記昇温抑制処理で実行される昇温抑制動作の動作条件を決定する決定処理とを実行することを特徴とする。

【0048】請求項40記載の発明に係る情報処理装置の昇温抑制方法では、請求項39記載の情報処理装置の昇温抑制方法において、前記決定処理により決定された昇温抑制動作条件を設定するための条件設定処理を行い、前記昇温抑制処理は、前記条件設定処理の設定内容に応じて昇温抑制動作を実行することを特徴とする。

【0049】請求項41記載の発明に係る情報処理装置の昇温抑制方法では、請求項39または請求項40記載の情報処理装置の昇温抑制方法において、前記CPUのクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記CPUの内部動作を停止するCPU動作停止手段と、前記CPU動作停止手段により、第1の期間に亘って前記CPUの内部動作を停止させた後、第2の期間に亘って前記CPUを動作させることを、前記第1の期間と前記第2の期間を合算した第3の期間ごとに繰り返す周期的CPU動作停止手段とを設けておき、前記昇温抑制処理は、前記周期的CPU動作停止手段により、前記第3の期間ごとに前記第1の期間に亘って前記CPUの内部動作を停止させることを繰り返すことを特徴とする。

【0050】請求項42記載の発明に係る情報処理装置の昇温抑制方法では、請求項41記載の情報処理装置の昇温抑制方法において、前記決定処理は、前記クロック周波数設定処理により設定された前記CPUの内部クロック周波数に応じて、前記第1の期間および前記第2の期間を決定することを特徴とする。

【0051】請求項43記載の発明に係る情報処理装置の昇温抑制方法では、請求項42記載の情報処理装置の

昇温抑制方法において、前記条件設定処理は、前記決定処理により決定された前記第1の期間と前記第2の期間を設定することを特徴とする。

【0052】請求項44記載の発明に係る情報処理装置の昇温抑制方法では、請求項39乃至請求項43記載の情報処理装置の昇温抑制方法において、前記判断処理は、温度計測手段により計測された装置内部の温度が記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制処理を実行すると判断することを特徴とする。

10 【0053】請求項45記載の発明に係る情報処理装置の昇温抑制方法では、請求項44記載の情報処理装置の昇温抑制方法において、前記決定処理は、前記クロック周波数設定処理により設定された前記CPUの内部クロック周波数に応じて、前記基準温度を決定することを特徴とする。

【0054】請求項46記載の発明に係る情報処理装置の昇温抑制方法では、請求項45記載の情報処理装置の昇温抑制方法において、前記条件設定処理は、前記決定処理により決定される基準温度を前記記憶手段に記憶させることを特徴とする。

20 【0055】請求項47記載の発明に係る記憶媒体では、情報を処理するCPUが着脱可能に装着された情報処理装置の昇温抑制方法を実行する、コンピュータで読み出し可能なプログラムを格納した記憶媒体であって、前記情報処理装置の昇温抑制方法は、前記CPUの内部クロック周波数を設定するクロック周波数設定ステップと、装置の昇温を抑制する昇温抑制処理を実行するか否かを判断する判断ステップと、前記クロック周波数設定ステップで設定された前記CPUの内部クロック周波数に応じて、前記昇温抑制処理で実行される昇温抑制動作の動作条件を決定する決定ステップとを備えたことを特徴とする。

【0056】請求項48記載の発明に係る記憶媒体では、請求項47記載の記憶媒体において、前記決定ステップにより決定された昇温抑制動作条件を設定するための条件設定ステップを設け、前記昇温抑制処理は、前記条件設定ステップの設定内容に応じて昇温抑制動作を実行することを特徴とする。

40 【0057】請求項49記載の発明に係る記憶媒体では、請求項47または請求項48記載の記憶媒体において、前記CPUのクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記CPUの内部動作を停止するCPU動作停止ステップと、前記CPU動作停止ステップにより、第1の期間に亘って前記CPUの内部動作を停止させた後、第2の期間に亘って前記CPUを動作させることを、前記第1の期間と前記第2の期間を合算した第3の期間ごとに繰り返す周期的CPU動作停止ステップとを設け、前記昇温抑制処理は、前記周期的CPU動作停止ステップにより、前記第3の期間ごとに前記第1の期間に亘って前記CPUの内部動作を

停止させることを繰り返すことを特徴とする。

【0058】請求項50記載の発明に係る記憶媒体では、請求項49記載の記憶媒体において、前記決定ステップは、前記クロック周波数設定ステップにより設定された前記CPUの内部クロック周波数に応じて、前記第1の期間および前記第2の期間を決定することを特徴とする。

【0059】請求項51記載の発明に係る記憶媒体では、請求項50記載の記憶媒体において、前記条件設定ステップは、前記決定ステップにより決定された前記第1の期間と前記第2の期間を設定することを特徴とする。

【0060】請求項52記載の発明に係る記憶媒体では、請求項47乃至請求項51記載の記憶媒体において、前記判断ステップは、温度計測手段により計測された装置内部の温度が記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制処理を実行すると判断することを特徴とする。

【0061】請求項53記載の発明に係る記憶媒体では、請求項52記載の記憶媒体において、前記決定ステップは、前記クロック周波数設定ステップにより設定された前記CPUの内部クロック周波数に応じて、前記基準温度を決定することを特徴とする。

【0062】請求項54記載の発明に係る記憶媒体では、請求項53記載の記憶媒体において、前記条件設定ステップは、前記決定ステップにより決定される基準温度を前記記憶手段に記憶させることを特徴とする。

【0063】請求項55記載の発明に係る記憶媒体では、情報を処理するCPUを実装したプリント回路板が着脱可能に装着された情報処理装置の昇温抑制方法を実行する、コンピュータで読み出し可能なプログラムを格納した記憶媒体であって、前記プリント回路基板に実装された前記CPUの内部クロック周波数を設定するクロック周波数設定ステップと、装置の昇温を抑制する昇温抑制処理を実行するか否かを判断する判断ステップと、前記クロック周波数設定ステップで設定された前記CPUの内部クロック周波数に応じて、前記昇温抑制処理で実行される昇温抑制動作の動作条件を決定する決定ステップとを備えたことを特徴とする。

【0064】請求項56記載の発明に係る記憶媒体では、請求項55記載の記憶媒体において、前記決定ステップにより決定された昇温抑制動作条件を設定するための条件設定ステップを設け、前記昇温抑制処理は、前記条件設定ステップの設定内容に応じて昇温抑制動作を実行することを特徴とする。

【0065】請求項57記載の発明に係る記憶媒体では、請求項55または請求項56記載の記憶媒体において、前記CPUのクロック停止入力端子に内部クロックの停止を要求する信号を入力して、前記CPUの内部動作を停止するCPU動作停止ステップと、前記CPU動

作停止ステップにより、第1の期間に亘って前記CPUの内部動作を停止させた後、第2の期間に亘って前記CPUを動作させることを、前記第1の期間と前記第2の期間を合算した第3の期間ごとに繰り返す周期的CPU動作停止ステップとを設け、前記昇温抑制処理は、前記周期的CPU動作停止ステップにより、前記第3の期間ごとに前記第1の期間に亘って前記CPUの内部動作を停止させることを繰り返すことを特徴とする。

【0066】請求項58記載の発明に係る記憶媒体では、請求項57記載の記憶媒体において、前記決定ステップは、前記クロック周波数設定ステップにより設定された前記CPUの内部クロック周波数に応じて、前記第1の期間および前記第2の期間を決定することを特徴とする。

【0067】請求項59記載の発明に係る記憶媒体では、請求項58記載の記憶媒体において、前記条件設定ステップは、前記決定ステップにより決定された前記第1の期間と前記第2の期間を設定することを特徴とする。

【0068】請求項60記載の発明に係る記憶媒体では、請求項55乃至請求項59記載の記憶媒体において、前記判断ステップは、温度計測手段により計測された装置内部の温度が記憶手段に記憶された基準温度よりも大きい場合に、前記昇温抑制処理を実行すると判断することを特徴とする。

【0069】請求項61記載の発明に係る記憶媒体では、請求項60記載の記憶媒体において、前記決定ステップは、前記クロック周波数設定ステップにより設定された前記CPUの内部クロック周波数に応じて、前記基準温度を決定することを特徴とする。

【0070】請求項62記載の発明に係る記憶媒体では、請求項61記載の記憶媒体において、前記条件設定ステップは、前記決定ステップにより決定される基準温度を前記記憶手段に記憶させることを特徴とする。

【0071】

【発明の実施形態】以下、本発明の実施の形態を図面に基づき説明する。

【0072】（第1実施形態）図1は、本発明の第1実施形態に係る情報処理装置の構成を示すブロック図である。

【0073】図中の符号100は情報処理装置であり、情報処理システム本体101、電源回路106、マイコン109、温度計測ハードウェア110、周波数保持レジスタ111、周波数設定ハードウェア112、クロック生成ハードウェア113、およびスイッチ114を構成要素としている。

【0074】情報処理システム本体101は、CPU101a、バスブリッジコントローラ101d、主記憶装置101h、補助記憶装置101i、および表示装置101jを有している。

【0075】CPU101aは、情報処理システム本体101の制御を司るもので、CPUソケット101bに着脱可能に装着されており、異なる内部動作クロック周波数のCPUへの交換が可能になっている。なお、本実施形態では、情報処理装置に装着し得るCPUの内部動作クロック周波数は、166MHz、200MHzおよび266MHzのいずれかであるとする。

【0076】このCPU101aは、ストップクロック入力端子を有し、ストップクロック信号101cを介してバスブリッジコントローラ101dのストップクロック出力端子に接続されている。そして、CPU101aは、ストップクロック信号101cが活性状態になると内部動作を停止させて消費電力を低減する機能を備えている。

【0077】さらに、CPU101aは周波数設定入力端子を有し、周波数設定信号102を介して周波数設定ハードウェア112に接続されている。そして、CPU101aは周波数設定信号102の状態に応じて決まる倍率で、クロック生成ハードウェア113から入力されるクロック信号103を逡倍して内部動作クロックを生成する機能を備える。

【0078】バスブリッジコントローラ101dは、CPUバスライン101e、メモリバスライン101f、および周辺バスライン104を介して、CPU101aと、主記憶装置101h、補助記憶装置101iおよび表示装置101jとのデータの受け渡しを行う。さらに、バスブリッジコントローラ101dは、周辺バスライン104を介して、マイコン109および周波数保持レジスタ111とデータの受け渡しを行う。

【0079】また、バスブリッジコントローラ101dは熱警告入力端子を有し、熱警告信号105を介してマイコン109の熱警告出力端子に接続されている。そして、バスブリッジコントローラ101dは、熱警告信号105が非活性状態のときにはストップクロック信号101cを非活性状態に維持し、熱警告信号105が活性状態のときにはストップクロック信号101cを一定期間活性状態にした後、ストップクロック信号101cを一定期間非活性状態にすることを繰り返すヒートレギュレーション機能を備えている。さらに、バスブリッジコントローラ101dは、ヒートレギュレーション機能の動作条件を設定する動作設定レジスタ101gを内蔵しており、本レジスタに格納された内容に応じたヒートレギュレーション動作を実行する機能を備えている。

【0080】主記憶装置101hは、RAM（ランダムアクセスメモリ）等により構成され、アプリケーションプログラムやデータを格納するものである。補助記憶装置101iは、ハードディスク装置等により構成され、ファイルの読み書きを行うものである。また、表示装置101jは、入力される図形等を表示するものである。

【0081】電源回路106は、DC/DCコンバーク

等で構成され、ACアダプタ107または電池108より電力の供給を受け、情報処理システム本体101、マイコン109、温度計測ハードウェア110、周波数保持レジスタ111、周波数設定ハードウェア112、クロック生成ハードウェア113に電力を供給する機能を備えている。

【0082】ACアダプタ107は、外部商用電源から電源回路106に電力を供給するものであり、電池108は、ACアダプタ107が接続されていない等、外部商用電源から電力を供給することができないときに、電源回路106に電力を供給するものである。

【0083】マイコン109は、アナログディジタル変換器109aを内蔵したワンチップマイコンであり、予め格納された制御手順により、電源回路106の制御、熱警告信号105を活性状態または非活性状態にする機能を備える。さらに、マイコン109は、情報処理システム本体101が非動作時であっても、電源回路106から電力の供給を受けて動作しており、スイッチ114の操作の監視等を行っている。

【0084】温度計測ハードウェア110はサーミスタ等で構成され、CPU101a周辺の温度を電気信号に変換する機能を備え、アナログディジタル変換器109aの入力ポートに接続されている。周波数保持レジスタ111は、フリップフロップ等で構成され、情報処理装置100の起動時に周波数設定ハードウェア112で設定された値を格納する機能を備える。バスブリッジコントローラ101dは、周辺バスライン104を介して、周波数保持レジスタ111の内容を読み出すことができる。

【0085】周波数設定ハードウェア112は、ジャンパピンおよび抵抗等で構成され、CPU101aの内部動作クロック周波数に応じてジャンパピンを設定することで、その情報をCPU101a、クロック生成ハードウェア113、および周波数保持レジスタ111に報告する機能を備えている。

【0086】クロック生成ハードウェア113は、クロックジェネレータ等で構成され、周波数設定ハードウェア112で設定された情報を受け取り、必要な周波数のクロック信号を生成して、CPU101aおよびバスブリッジコントローラ101dにクロック信号を供給する機能を備えている。スイッチ114は、情報処理装置100が非動作時に、情報処理装置100を起動させるために操作するものである。

【0087】次に、本実施形態に係るヒートレギュレーション動作を図2および図3を参照しつつ説明する。なお、図2は、本実施形態に係るヒートレギュレーション動作を示すタイミング図であり、図3は、ヒートレギュレーション動作の条件を設定するレジスタに格納する値とヒートレギュレーション動作の関係を表す図である。

【0088】図2において、時刻T1以前では、熱警告

信号105が非活性状態であり、バスブリッジコントローラ101dは、ストップクロック信号101cを非活性状態に維持している。

【0089】次いで、時刻T1において熱警告信号105が活性状態になると、バスブリッジコントローラ101dは、ストップクロック信号101cを期間t1の間活性状態にし、続く期間t2の間非活性状態にする動作を、熱警告信号105が活性状態から非活性状態に変化する時刻T2まで繰り返し継続する。

【0090】時刻T2に熱警告信号105が非活性状態に変化すると、バスブリッジコントローラ101dはストップクロック信号101cを非活性状態に維持する。熱警告信号105が活性状態のときにストップクロック信号101cを活性状態にする期間t1および非活性状態にする期間t2は、動作設定レジスタ101gに設定された値に応じて決定される。

【0091】図3において、動作設定レジスタ101gの内容と、期間t1、期間t2およびヒートレギュレーション動作時のCPU動作率との関係を説明する。

【0092】たとえば、動作設定レジスタ101gの内容が「0000」のときは、期間t1は11.4μ秒に、期間t2は0.6μ秒に設定され、ヒートレギュレーション動作時のCPU動作率は5%となる。動作設定レジスタ101gの内容が「0100」のときは、期間t1は7.2μ秒に、期間t2は4.8μ秒に設定され、ヒートレギュレーション動作時のCPU動作率は40%となる。

【0093】以下、本実施形態に係る情報処理装置の動作を、図4及び図5を参照して詳細に説明する。なお、図4は、本実施形態に係る情報処理装置の起動時の動作手順を示すフローチャートであり、図5は、本実施形態に係る情報処理装置の通常動作時の動作手順を示すフローチャートである。これらフローチャートに従ったプログラムを例えば主記憶装置101hに格納し動作することにより、以下に述べる制御方法を実現させることが可能となる。

【0094】情報処理装置100が非動作時に、マイコン109がスイッチ114の操作を検出すると、電源回路106を動作させ、電源回路106は情報処理システム本体101、クロック生成ハードウェア113、および周波数保持レジスタ111等に電力の供給を開始する。

【0095】情報処理システム本体101は、図示しない不揮発メモリに格納された情報処理装置100の起動に係る制御手順を実行し、その途中で図4に示す起動時の処理手順を実行する。

【0096】すなわち、まずステップS401で、バスブリッジコントローラ101dから周辺バスライン104を介して、起動時に周波数設定ハードウェア112で設定された情報を保持した周波数保持レジスタ111の

内容を読み出し、ステップS402へ進む。

【0097】次にステップS402で、CPU101aは、ステップS401で読み出したCPU101aの内部動作クロック周波数が166MHzであるか否かを判断し、CPU101aの内部動作クロック周波数が166MHzであればステップS403へ進み、CPU101aの内部動作クロック周波数が166MHzでなければステップS404へ進む。

【0098】次にステップS403で、バスブリッジコントローラ101dに内蔵された動作設定レジスタ101gに値「0101」を書き込み、ヒートレギュレーション動作時のCPU動作率を50%に設定し、本処理動作を終了する。

【0099】一方、ステップS402でCPU101aの内部動作クロック周波数が166MHzではないと判断された場合は、ステップS404へ進む。ステップS404では、CPU101aの内部動作クロック周波数が200MHzであるか否かを判断し、CPU101aの内部動作クロック周波数が200MHzであればステップS405へ進み、CPU101aの内部動作クロック周波数が200MHzでなければステップS406へ進む。

【0100】次にステップS405で、バスブリッジコントローラ101dに内蔵された動作設定レジスタ101gに値「0100」を書き込み、ヒートレギュレーション動作時のCPU動作率を40%に設定し、本処理動作を終了する。

【0101】一方、ステップS404でCPU101aの内部動作クロック周波数が200MHzではないと判断された場合は、ステップS406で、CPU101aの内部動作クロック周波数が266MHzであるか否かを判断し、CPU101aの内部動作クロック周波数が266MHzであればステップS407へ進み、CPU101aの内部動作クロック周波数が266MHzでなければステップS408へ進む。

【0102】次にステップS407で、バスブリッジコントローラ101dに内蔵された動作設定レジスタ101gに値「0011」を書き込み、ヒートレギュレーション動作時のCPU動作率を30%に設定し、本処理動作を終了する。

【0103】一方、ステップS406でCPU101aの内部動作クロック周波数が266MHzではないと判断された場合は、ステップS408で、動作設定レジスタに値「0011」を書き込み、ヒートレギュレーション動作時のCPU動作率を30%に設定し、本処理動作を終了する。

【0104】次に情報処理装置100の起動に係る制御手順の実行を終了し、情報処理装置100が補助記憶装置101iに格納された基本ソフトウェアを実行して動作中であるときに、マイコン109は予め格納された制

御手順を実行し、その途中で図5に示す通常動作時の処理手順を実行する。

【0105】すなわち、まずステップS501では、温度計測ハードウェア110によって電気信号に変換されたCPU101a近傍の温度を、アナログデジタル変換器109aによってマイコン109が取り扱えるデジタル信号に変換し、マイコン109は変換された温度を、予め記憶されている基準温度と比較し、CPU101aの近傍の温度が基準温度より大きい場合はステップS502へ進み、CPU101aの近傍の温度が基準温度より小さいかまたは等しい場合はステップS503へ進む。なお、本実施形態では、マイコン109に予め記憶されている基準温度は例えば85℃とする。

【0106】次に、ステップS502で、マイコン109は熱警告信号105を活性状態にし、同信号が活性状態になると、バスブリッジコントローラ101dは、図4のフローチャートで示した動作手順によって設定された期間t1および期間t2によって、図2に示したヒートレギュレーション動作を実行して、CPU101aの内部動作を周期的且つ間欠的に停止させ、本処理動作を終了する。

【0107】一方、ステップS501でCPU101aの近傍の温度が基準温度より小さいかまたは等しいと判断された場合には、ステップS503へ進んで、マイコン109は熱警告信号105を非活性状態にし、バスブリッジコントローラ101dはストップクロック信号101cを非活性状態に維持し、本処理動作を終了する。

【0108】以上のように、図4および図5に示したフローチャートに従った処理を行うことにより、ヒートレギュレーション動作時の等価的なCPU動作周波数を表す図6に示すように、異なる内部動作クロック周波数のCPUに対してヒートレギュレーション時の等価的な内部動作周波数をほぼ一定にすることができ、CPUの内部動作クロック周波数によらず効果的に情報処理装置の昇温を抑制し、情報処理装置を安定して動作させることが可能である。

【0109】(第2実施形態) 次に、本発明の第2実施形態を図7乃至図9に基づき説明する。

【0110】上述した第1実施形態においては、情報処理装置に装着されたCPUの内部動作クロック周波数によってヒートレギュレーション時のCPU動作率を変化させる場合について説明したが、本実施形態は、CPUの内部動作クロック周波数に応じてヒートレギュレーション動作開始の温度を変化させる情報処理装置に関するものである。

【0111】図7は、本発明の第2実施形態に係る情報処理装置の構成を示すブロック図であり、図1と共通の要素には同一の符号を付し、その説明を省略する。

【0112】同図において、CPUボード701は、CPU701aを実装したプリント回路板であり、図示し

ないコネクタを介して情報処理装置に着脱可能に装着されている。なお、本実施形態では、CPUボード701に実装されるCPUの内部動作クロック周波数は、166MHz、200MHzおよび266MHzのいずれかであるとする。また、CPUボード701は温度計測ハードウェア701bおよび周波数設定ハードウェア701cをプリント回路板上に有している。

【0113】CPU701aは、上述した第1実施形態のCPU101aと同等の機能を備えるものである。また、温度計測ハードウェア701bは、上述した第1実施形態の温度計測ハードウェア110と同等の機能を備えるものである。

【0114】周波数設定ハードウェア701cは、電源電位へのプルアップ抵抗および接地電位へのプルダウン抵抗等で構成され、CPUボード701に実装されたCPU701aの内部動作クロック周波数に応じて、プルアップ抵抗およびプルダウン抵抗が実装されている。

【0115】マイコン702は、アナログデジタル変換器702aを内蔵したワンチップマイコンで、上述した第1実施形態のマイコン109と同等の機能を備えるほか、基準温度保持レジスタ702bを内蔵している。アナログデジタル変換器702aは、上述した第1実施形態のアナログデジタル変換器109aと同等の機能を備えるものである。

【0116】基準温度保持レジスタ702bは、熱警告信号105を活性状態にするか非活性状態にするかを判断する基準の温度を格納する機能を備える。バスブリッジコントローラ101dは、周辺バスライン104を介して基準温度保持レジスタ702bにデータを書き込むことができる。なお、本実施形態では、動作設定レジスタ101gに格納される値は「0000」であり、熱警告信号105が活性状態のときにストップクロック信号101cを活性状態にする期間t1は11.4μ秒、非活性状態にする期間t2は0.6μ秒とする。

【0117】以下、本実施形態に係る情報処理装置の動作を図8及び図9を参照しつつ説明する。なお、図8は、本実施形態に係る情報処理装置の起動時の動作手順を示すフローチャートであり、図9は、本実施形態に係る情報処理装置の通常動作時の動作手順を示すフローチャートである。これらフローチャートに従ったプログラムを例えば主記憶装置101hに格納し動作することにより、以下に述べる制御方法を実現させることが可能となる。

【0118】情報処理装置100が非動作時に、マイコン702がスイッチ114の操作を検出すると、電源回路106を動作させ、電源回路106は情報処理システム本体101、クロック生成ハードウェア113、および周波数保持レジスタ111等に電力の供給を開始する。

【0119】情報処理システム本体101は、図示しな

い不揮発メモリに格納された情報処理装置 100 の起動に係る制御手順を実行し、その途中で図 8 に示す起動時の処理手順を実行する。

【0120】すなわち、まずステップ S801 において、バスブリッジコントローラ 101d から周辺バスライン 104 を介して、起動時に周波数設定ハードウェア 701c で設定された情報を保持した周波数保持レジスタ 111 の内容を読み出し、ステップ S802 へ進む。

【0121】次にステップ S802 では、ステップ S801 で読み出した CPU 701a の内部動作クロック周波数が 166 MHz であるか否かを判断し、CPU 701a の内部動作クロック周波数が 166 MHz であればステップ S803 へ進み、CPU 701a の内部動作クロック周波数が 166 MHz でなければステップ S804 へ進む。

【0122】ステップ S803 では、マイコン 702 に内蔵された基準温度設定レジスタ 702b に基準温度「85℃」を書き込み、本処理動作を終了する。

【0123】一方、ステップ S802 で CPU 701a の内部動作クロック周波数が 166 MHz ではないと判断された場合は、ステップ S804 へ進んで、ステップ S801 で読み出した CPU 701a の内部動作クロック周波数が 200 MHz であるか否かを判断する。CPU 701a の内部動作クロック周波数が 200 MHz であればステップ S805 へ進み、CPU 701a の内部動作クロック周波数が 200 MHz でなければステップ S806 へ進む。

【0124】ステップ S805 では、基準温度設定レジスタ 702b に基準温度「83℃」を書き込み、本処理動作を終了する。

【0125】また、ステップ S804 で CPU 701a の内部動作クロック周波数が 200 MHz でないと判断された場合は、ステップ S806 へ進んで、ステップ S801 で読み出した CPU 701a の内部動作クロック周波数が 266 MHz であるか否かを判断する。CPU 701a の内部動作クロック周波数が 266 MHz であればステップ S807 へ進み、CPU 701a の内部動作クロック周波数が 266 MHz でなければステップ S808 へ進む。

【0126】ステップ S807 では、基準温度設定レジスタ 702b に基準温度「80℃」を書き込み、本処理動作を終了する。

【0127】一方、ステップ S806 で CPU 701a の内部動作クロック周波数が 266 MHz でないと判断された場合は、ステップ S808 で、基準温度設定レジスタ 702b に基準温度「80℃」を書き込み、本処理動作を終了する。

【0128】次に情報処理装置の起動に係る制御手順の実行を終了し、情報処理装置 100 が補助記憶装置 101i に格納された基本ソフトウェアを実行して動作中で

あるときに、マイコン 702 は予め格納された制御手順を実行し、その途中で図 9 に示す通常動作時の処理手順を実行する。

【0129】すなわち、図 9 のステップ S901 では、温度計測ハードウェア 701b によって電気信号に変換された CPU 701a 近傍の温度を、アナログデジタル変換器 702a によってマイコン 702 が取り扱えるデジタル信号に変換し、マイコン 702 は変換された温度を、基準温度保持レジスタ 702b に格納されている基準温度と比較し、CPU 701a の近傍の温度が基準温度より大きい場合はステップ S902 へ進み、CPU 701a の近傍の温度が基準温度より小さいかまたは等しい場合はステップ S903 へ進む。

【0130】次にステップ S902 で、マイコン 702 は熱警告信号 105 を活性状態にし、同信号が活性状態になると、バスブリッジコントローラ 101d はヒートレギュレーション動作を実行して、CPU 701a の内部動作を周期的且つ間欠的に停止させ、本処理動作を終了する。

【0131】一方、ステップ S901 で CPU 701a の近傍の温度が基準温度より小さいかまたは等しいと判断された場合はステップ S903 で、マイコン 702 は熱警告信号 105 を非活性状態にし、バスブリッジコントローラ 101d はストップクロック信号 101c を非活性状態に維持し、本処理動作を終了する。

【0132】以上のように、図 8 および図 9 に示したフローチャートに従った処理を行うことにより、計測温度が基準温度に達してヒートレギュレーション動作が開始するときの CPU の表面温度を、異なる内部動作クロック周波数の CPU に対してほぼ一定にすることができ、CPU の内部動作クロック周波数によらず、確実に情報処理装置の昇温を抑制し、情報処理装置を安定して動作させることが可能である。

【0133】本発明は、上述した実施形態の装置に限定されず、複数の機器から構成されるシステムに適用しても、1つの機器から成る装置に適用してもよい。前述した実施形態の機能を実現するソフトウェアのプログラムコードを記憶した記憶媒体をシステムあるいは装置に供給し、そのシステムあるいは装置のコンピュータ（または CPU や MPU）が記憶媒体に格納されたプログラムコードを読み出し実行することによっても、完成されることは言うまでもない。

【0134】この場合、記憶媒体から読み出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。プログラムコードを供給するための記憶媒体としては、例えば、フロッピー（登録商標）ディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、CD-R、磁気テープ、不揮発性のメモリーカード、ROM を用いることが

できる。また、コンピュータが読み出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼動しているOSなどが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0135】さらに、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書き込まれた後、次のプログラムコードの指示に基づき、その拡張機能を拡張ボードや拡張ユニットに備わるCPUなどが処理を行って実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0136】

【発明の効果】以上詳述したように、請求項1乃至請求項28記載の発明に係る情報処理装置、請求項29及び請求項30記載の発明に係る情報処理システム、請求項31乃至請求項46記載の発明に係る情報処理装置の昇温抑制方法、並びに請求項47乃至請求項62記載の発明に係る記憶媒体によれば、情報処理装置に装着されるCPUの内部動作クロック周波数によらず、適切なヒートレギュレーション動作の動作条件を決定して昇温の抑制を行うことができ、情報処理装置を安定して動作させることが可能になる。すなわち、温度上昇速度の緩やかな低速のCPUを情報処理装置に装着した場合であっても、昇温を抑制する必要のない低い計測温度で昇温抑制動作を開始するといったことを回避することができ、さら

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る情報処理装置の構成を示すブロック図である。

【図2】本発明の第1実施形態に係る情報処理装置のヒートレギュレーション動作を示すタイミング図である。

【図3】本発明の第1の実施形態に係る情報処理装置のヒートレギュレーション動作の条件を設定するレジスタに格納する値とヒートレギュレーション動作の関係を表す図である。

【図4】本発明の第1の実施形態に係る情報処理装置の起動時の動作の流れを示すフローチャートである。

【図5】本発明の第1の実施形態に係る情報処理装置の

通常動作時の動作の流れを示すフローチャートである。

【図6】本発明の第1の実施形態に係る情報処理装置のヒートレギュレーション動作時の等価的なCPU動作周波数を表す図である。

【図7】本発明の第2実施形態に係る情報処理装置の構成を示すブロック図である。

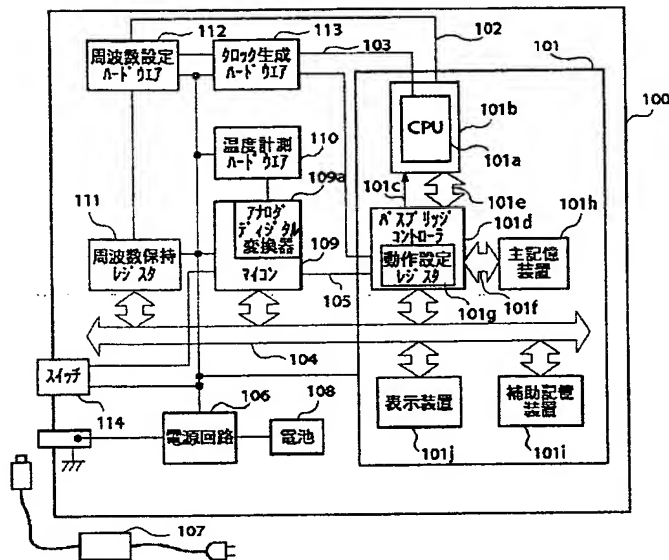
【図8】本発明の第2実施形態に係る情報処理装置の起動時の動作の流れを示すフローチャートである。

【図9】本発明の第2実施形態に係る情報処理装置の通常動作時の動作の流れを示すフローチャートである。

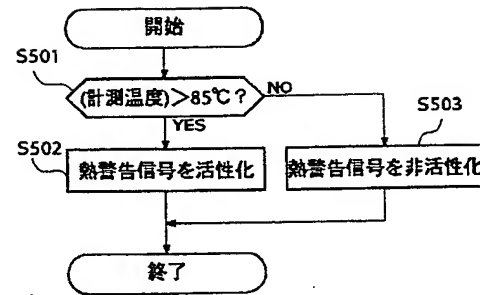
【符号の説明】

- 100 情報処理装置
- 101 情報処理システム本体
- 101a CPU（中央演算処理装置）
- 101b CPUソケット
- 101c ストップクロック信号
- 101d バスブリッジコントローラ
- 101e CPUバスライン
- 101f メモリバスライン
- 101g 動作設定レジスタ
- 101h 主記憶装置
- 101i 補助記憶装置
- 101j 表示装置
- 102 周波数設定信号
- 103 クロック信号
- 104 周辺バスライン
- 105 熱警告信号
- 106 電源回路
- 107 ACアダプタ
- 108 電池
- 109 マイコン
- 109a アナログデジタル変換器
- 110 温度計測ハードウェア
- 111 周波数保持レジスタ
- 112 周波数設定ハードウェア
- 113 クロック生成ハードウェア
- 114 スイッチ
- 701 CPUボード
- 701a CPU
- 701b 温度計測ハードウェア
- 701c 周波数設定ハードウェア
- 702 マイコン
- 702a アナログデジタル変換器
- 702b 基準温度設定レジスタ

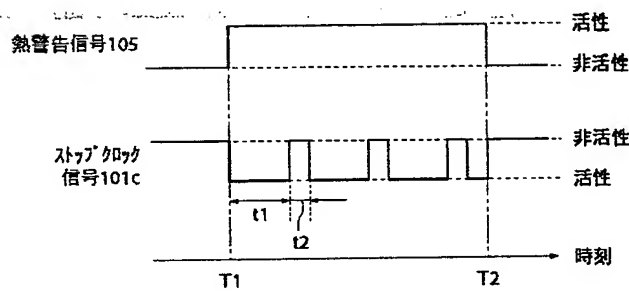
【図1】



【図5】



【図2】



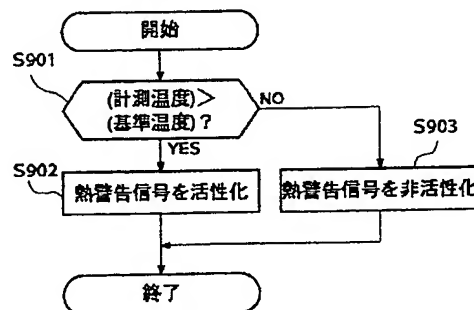
【図3】

ヒートレギュレーション動作 設定レジスタ101gの内容	期間t1 (μ秒)	期間t2 (μ秒)	ヒートレギュレーション時の CPU動作率
0000	11.4	0.6	5%
0001	10.8	1.2	10%
0010	9.6	2.4	20%
0011	8.4	3.6	30%
0100	7.2	4.8	40%
0101	6.0	6.0	50%
0110	4.8	7.2	60%
0111	3.6	8.4	70%
1000	2.4	9.6	20%
1001	1.2	10.8	10%
Others	—	—	—

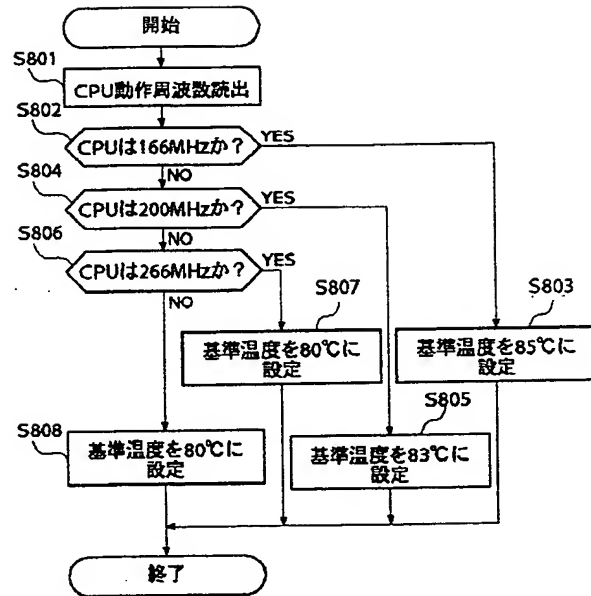
【図6】

CPUの内部クロック周波数	ヒートレギュレーション時の CPU動作率	ヒートレギュレーション時の 等価的なCPUの 動作周波数
166MHz	50%	83MHz
200MHz	40%	80MHz
266MHz	30%	80MHz

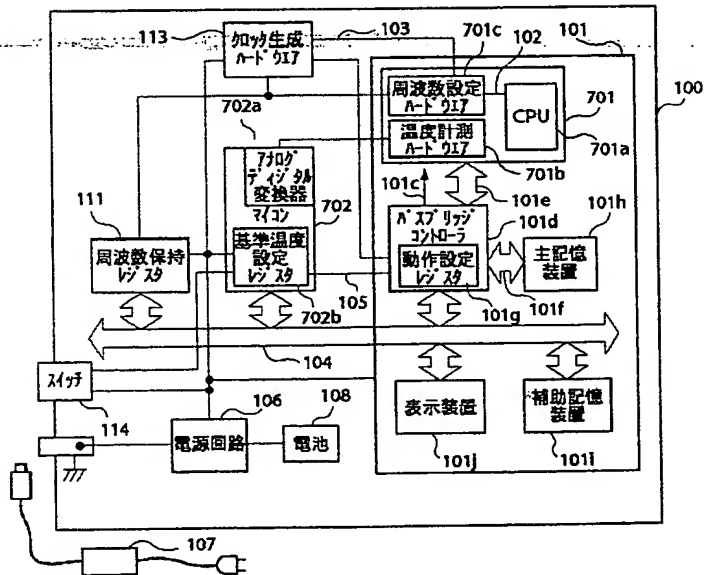
【図9】



【图 8】



【图 7】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.